

Sveučilište u Zagrebu
Fakultet elektrotehnike i računarstva

Digitalna logika

Laboratorijske vježbe korištenjem sklopovskih pomagala

Upute za 1. laboratorijsku vježbu

Marko Zec

Listopad 2024.

1 Uvod i priprema

Cilj vježbe je upoznavanje s razvojnom okolinom Lattice Diamond s naglaskom na postupke unosa shematskog opisa jednostavnih kombinacijskih sklopova, sinteze odgovarajuće konfiguracije FPGA (*field programmable gate array*) sklopa, učitavanja konfiguracije u FPGA, te ispitivanja rada sintetizirane konfiguracije.

Priprema vježbe kod kuće pretpostavlja rad na vlastitom računalu u razvojnoj okolini Lattice Diamond, koju je svaki student trebao instalirati prilikom prijave za sklopovsku inačicu laboratorijskih vježbi. Studenti koji to žele mogu i u laboratoriju raditi na vlastitom prijenosnom računalu.

Proučite dokument "Upute za rad s FPGA razvojnom pločicom ULX2S", a posebno poglavlje 5, u kojem je opisan postupak opisa odnosno specifikacije digitalnog sklopa shematskim putem, postupak sinteze FPGA konfiguracije, te postupak programiranja razvojne pločice konfiguracijskom datotekom.

2 Shematski opis jednostavnog kombinacijskog sklopa

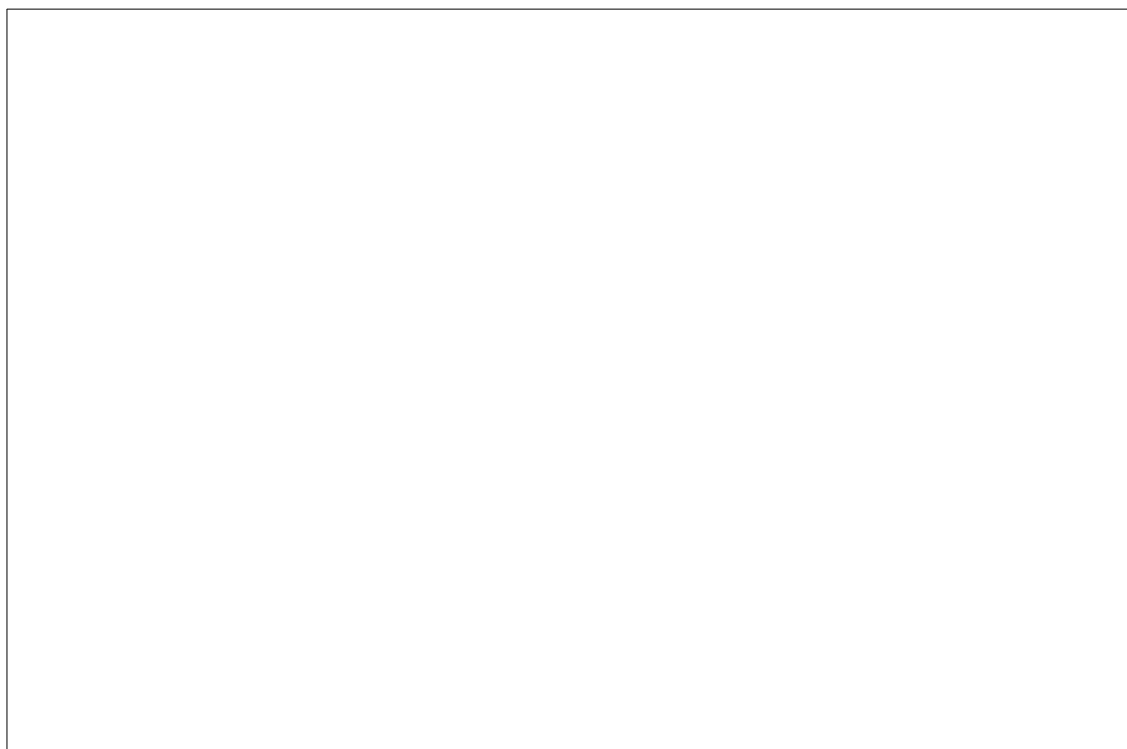
U okvir na dnu stranice **nacrtajte shemu sklopa** s tri ulaza (btn_left, btn_down, btn_right) i tri izlaza (led[0], led[1], led[2]) koji ostvaruje sljedeće logičke funkcije:

led[0] = btn_left AND btn_down AND btn_right

led[1] = btn_left OR btn_down OR btn_right

led[2] = btn_left XOR btn_down XOR btn_right

Zadani sklop možete izvesti korištenjem vrata AND, OR i XOR s dva ili tri ulaza, prema vlastitom izboru.



Ulazi btn_left, btn_down, btn_right na razvojnoj pločici su povezani na istoimene tipke, pritiskom na koje se signali dovode na visoku naponsku razinu (logička "1"), dok su signali putem internih otpornika (*eng. pull-down resistors*) pritegnuti na nisku naponsku razinu (logička "0") kad su tipke otpuštene. Izlazi (led[0], led[1] i led[2]) povezani su s LED indikatorima ugrađenima na razvojnu pločicu u seriju s otpornicima koji ograničuju protok struje kroz indikatore.

Sklop iz pripreme shematski specificirajte koristeći alat Lattice Diamond, sintetizirajte ga za FPGA Lattice XP2-5E ili XP2-8E u kućištu TQFP-144 (razvojna pločica ULX2S), odnosno ECP5U-12F, ECP5U-25F, ECP5U-45F ili ECP5U-85F u kućištu BGA381 (razvojna pločica ULX3S), zavisno od varijante sklopa ugrađenog na Vašu razvojnu pločicu. Prilikom sinteze sklopa obavezno koristite već gotove datoteke s definicijama ulaznih i izlaznih signala "ulx2s.lpf" odnosno "ulx3s.lpf", koju možete preuzeti s web sjedišta <http://www.nxlab.fer.hr/dl/>. U biblioteci shematskih simbola lattice.lib alata Lattice Diamond dvoulazni sklopovi primjenjivi u ovom zadatku nazvani su and2, or2 i xor2, dok se troulazni sklopovi zovu and3, or3 i xor3.

Pomoću alata uprog dobivenom konfiguracijskom datotekom isprogramirajte FPGA sklop:

ujprog lab1.jed

na razvojnoj pločici ULX2S, odnosno

ujprog lab1.bit

na razvojnoj pločici ULX3S.

Ispitajte rad sklopa prateći na LED indikatorima odziv na pritisnute tipke!

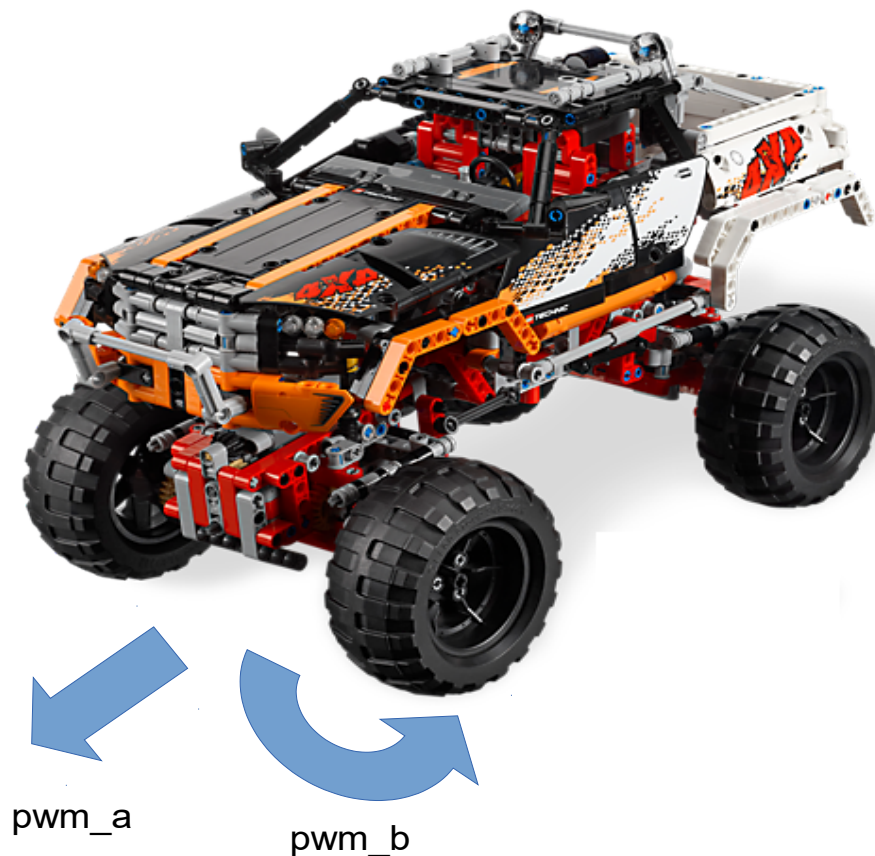
3 Daljinski upravljač LEGO makete vozila

Vaš je zadatak konstruirati kombinacijski sklop koji će omogućiti daljinsko upravljanje LEGO maketom vozila pomoću četiri tipke na razvojnoj pločici ULX2S. Pri izradi zadatka koristit ćete već gotovi modul "lego_ir" koji ima dva četverobitna ulaza: pwm_a i pwm_b. Jedini izlaz iz modula "lego_ir" je signal ir koji služi za odašiljanje kodiranih upravljačkih informacija maketi vozila infracrvenim signalom.

Funkcije ulaznih upravljačkih signala modula "lego_ir" su sljedeće:

- pwm_a: kodna riječ koja određuje brzinu kretanja makete: "0000" za mirovanje, "0111" za kretanje naprijed punom brzinom, te "1001" za kretanje natrag punom brzinom;
- pwm_b: kodna riječ koja određuje smjer makete: "0000" za pravocrtno kretanje, "0111" za skretanje u lijevo, te "1001" za skretanje u desno;
- ch: 2-bitni signal za odabir identifikatora kanala, što omogućuje istovremeno upravljanje više maketa pomoću različito podešenih odašiljačkih sklopova;
- clk: ulazni signal takta frekvencije 25 MHz.

Funkcije glavnih upravljačkih ulaza modula "lego_ir" dodatno su ilustrirane slikom 1.



Slika 1: upravljački signali LEGO makete

Pri izradi zadatka možete se poslužiti predloškom za izradu kombinacijskog sklopa prikazanim shemom na slici 2 na kojemu je već instancirana komponenta "lego_ir", a na komponentu "lego_ir" već su povezani sljedeći signali:

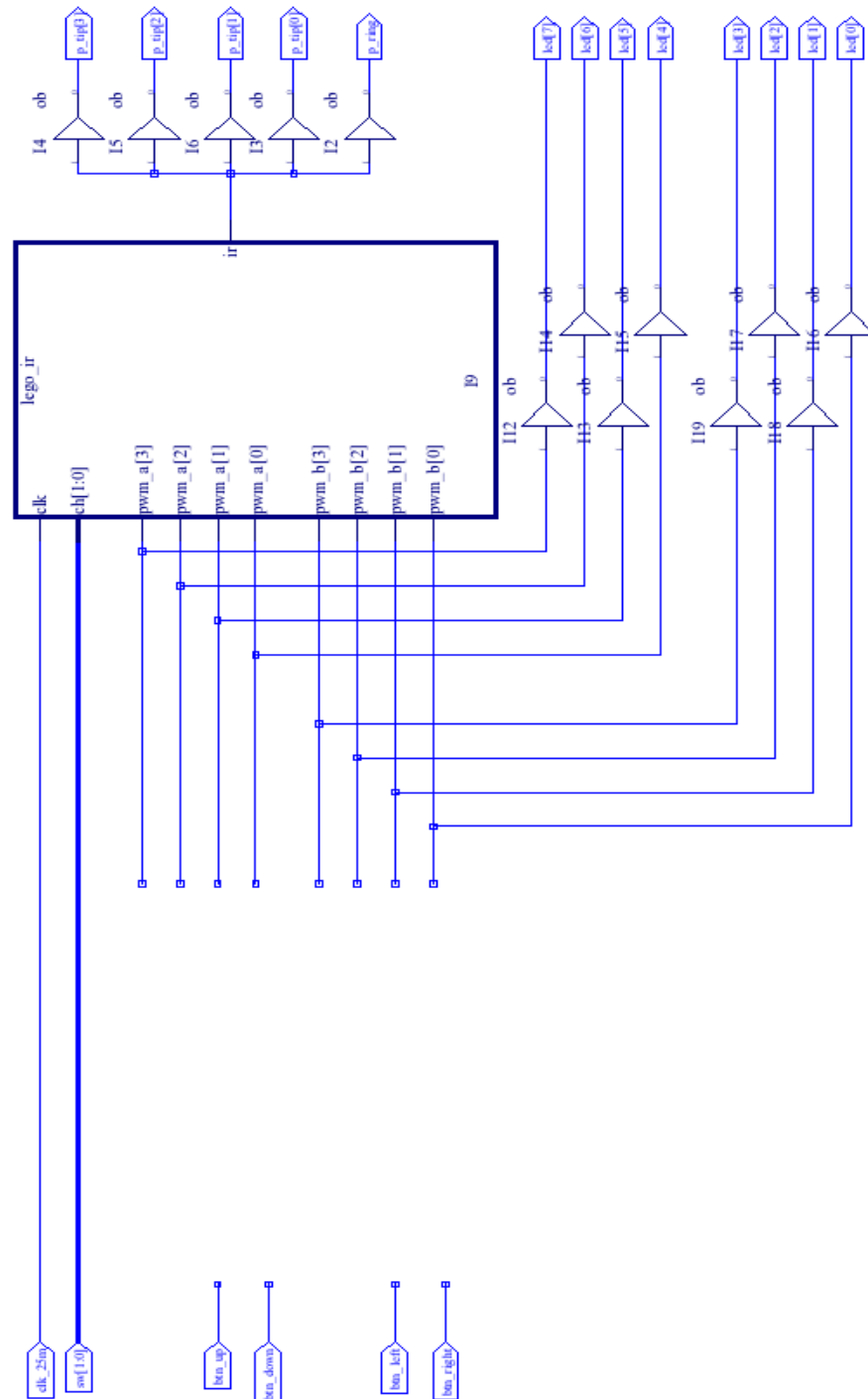
- na ulaz clk doveden je vanjski izvor signala takta frekvencije 25 MHz clk_25m s oscilatora ugrađenog na razvojnu pločicu;
- na ulaz ch doveden je vanjski signal s mikroprekidača sw_1 i sw_0;
- ulazni signali pwm_a i pwm_b preko odvojnih pojačala (buffers) povezani su s LED indikatorima, kako bi se olakšalo ispitivanje sklopa;
- izlaz ir povezan je na priključnice višenamjenske stereo utičnice p_tip i p_ring, na koju će se u laboratoriju priključiti infracrvena dioda za odašiljanje moduliranog upravljačkog signala.

Vaš je zadatak konstruirati kombinacijski sklop koji će pritiske na tipke btn_up, btn_down, btn_left i btn_right preslikati u odgovarajuće kodne riječi koje treba dovesti na ulaze modulatora pwm_a i pwm_b prema sljedećoj tablici:

funkcija	bt n_down	bt n_up	pwm a
stop	0	0	0000
naprijed	0	1	0111
natrag	1	0	1001
-	1	1	<i>nedefinirano</i>

funkcija	bt n_r ight	bt n_l eft	pwm b
ravno	0	0	0000
lijevo	0	1	0111
desno	1	0	1001
-	1	1	<i>nedefinirano</i>

Za kombinacije tipki "11" kodne riječi za pwm_a i pwm_b mogu poprimiti proizvoljne vrijednosti. **Prije dolaska na vježbu na shemu sklopa sa slike 2 ucrtajte i na odgovarajući način povežite dodatne temeljne logičke sklopove I, ILI, ekskluzivno-ILI odnosno NE, kojima ćete ostvariti tablicom zadane funkcije.**



Slika 2: nepotpuna shema sklopa “daljinski upravljač LEGO makete”

3.1 Unos opisa i sinteza sklopa u razvojnoj okolini Lattice Diamond

Stvorite novi prazni direktorij te u njega kopirajte datoteke `lego_upravljac_xp2.sch`, `lego_ir.vhd`, `lego_ir.sym` i `ulx2s.lpf` (pločica ULX3S), odnosno `lego_upravljac_ecp5.sch`, `lego_ir.vhd`, `lego_ir.sym` i `ulx3s.lpf` (pločica ULX3S). Datoteke možete dohvatiti s web sjedišta www.nxlab.fer.hr/dl/. Pokrenite razvojnu okolinu Lattice Diamond. Pokrenite stvaranje novog projekta, pri čemu za projekt odaberite radni direktorij s dohvaćenim datotekama. U sljedećem koraku dodajte

dohvaćene datoteke u projekt (Add Source), pri čemu opcija "Copy source to implementation directory" treba biti isključena. U izborniku "Select Device" odaberite odgovarajući FPGA sklop (XP2-5E ili XP2-8E) u kućištu TQFP-144 (razvojna pločica ULX2S), odnosno ECP5U-12F, ECP5U-25F, ECP5U-45F ili ECP5U-85F u kućištu BGA381 (razvojna pločica ULX3S), zavisno od varijante sklopa ugrađenog na Vašu razvojnu pločicu. Provedba ovih koraka detaljnije je ilustrirana i objašnjena u dokumentu "Upute za rad s FPGA razvojnom pločicom ULX2S".

VAŽNO: prije svakog pokretanja sinteze **obavezno** uključite opciju *View* → *Show Views* → *hierarchy*. Provjerite da je u izborniku *File List* datoteka sa shematskim opisom (.sch) istaknuta debljim fontom.

Sintezu konfiguracije i programiranje FPGA sklopa pomoću dobivene konfiguracijske datoteke možete provesti na identičan način kao i u prethodnom zadatku:

ujprog lab1.jed

na razvojnoj pločici ULX2S, odnosno

ujprog lab1.bit

na razvojnoj pločici ULX3S.

3.2 Ispitivanje rada sklopa u laboratoriju

- Uključite napajanje makete pomicanjem prekidača skrivenog ispod lijevih vrata. Zelena signalna LED lampica infracrvenog prijemnika pri vrhu makete trebala bi biti upaljena. Ukoliko LED lampica na maketi ne svijetli obratite se demonstratoru ili asistentu (potrebno je zamijeniti baterije);
- Uskladite kod kanala odašiljača i prijemnika podešavanjem mikroprekidača *sw_1* i *sw_0*. Položaj mikroprekidača "00" odgovara oznaci kanala "1" na prijemniku, "01" odgovara kanalu "2" itd.;
- U višenamjensku stereo-utičnicu razvojne pločice utaknite odašiljačku diodu;
- Programirajte FPGA pločicu putem USB sučelja, ili je priključite na baterijsko napajanje ako ste konfiguraciju FPGA sklopa već programirali u *flash* memoriju;
- Odašiljačku LED diodu usmjerite direktno prema prijemniku makete, pri čemu bi prijemnik brzim treptanjem zelene LED diode trebao signalizirati uspješan prijem upravljačkog signala;
- Pritiskom na odgovarajuće tipke ispitajte sve funkcije upravljačkog sklopa, odnosno daljinski upravljane makete.

4 Smjernice za rad s maketama u laboratoriju

Kako bi se prilikom ispitivanja rada sintetiziranih sklopova za daljinsko upravljanje smanjile mogućnosti ozljeda studenata ili oštećenja maketa, molimo Vas da se pridržavate sljedećih pravila:

- Makete je dozvoljeno pokretati isključivo po podu;
- O redoslijedu po kojem će studenti ispitivati rad svojih upravljačkih sklopova i daljinski upravljanih maketa konzultirajte se s demonstratorom ili asistentom